



M Ű E G Y E T E M 1 7 8 2

Új módszer integrált áramkörök funkcionális és termikus viselkedésének együttes szimulációjára

Jani Lázár

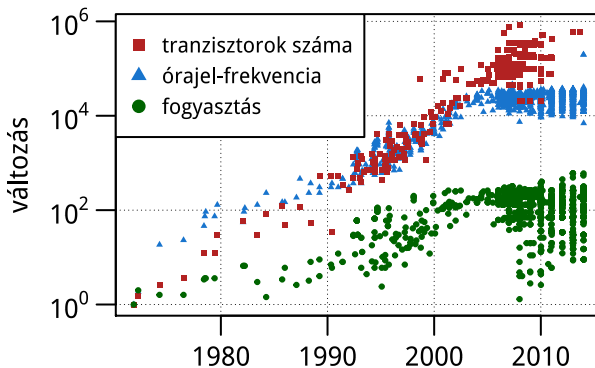
Témavezető: Dr. Poppe András

Budapesti Műszaki és Gazdaságtudományi Egyetem
Elektronikus Eszközök Tanszéke

2019. november 27.

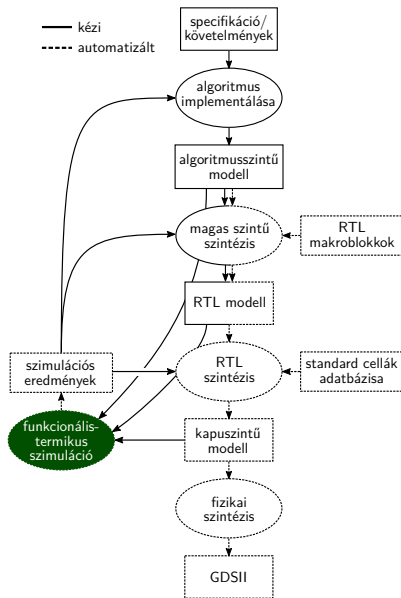
Motiváció

- IC-k **disszipációsűrűsége** elérheti a 100 W/cm^2 -t
- Hűtési megoldások korlátoznak → **termikus problémák**
 - hőmérséklet *befolyásolja* a funkcionális működést
- **Együttes szimulációra** van szükség



Célkitűzés

- **Funkcionális-termikus szimuláció** a tervezési folyamat több fázisában
 - elvonatkoztatási szinttől *független*
- **Hagyományos EDA eszközök** alkalmazása
 - *szabványos* modellező nyelvek

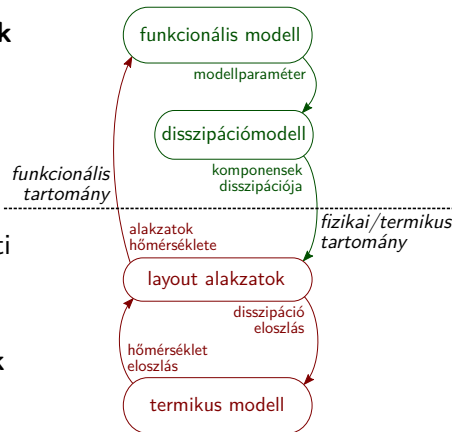


Létező módszerek

- **Elvonatkoztatási szinthez** kötött együttes szimulációs módszerek
 - áramköri szint → *elektro-termikus* szimulátorok
 - TRANZ-TRAN, Mentor® ELDO®, © Keysight HeatWave
 - kapusztint → *logi-termikus* szimulátorok
 - CellTherm
 - algoritmusztint → *funkcionális-termikus* szimulátorok
 - Ctherm, SST, SystemC-TLM és SystemC-AMS felhasználásával megvalósított szimulátorok
- **Modellező nyelvhez** kötött együttes szimulációs módszerek
 - LogiTherm, egyedi logikai motor, C++ nyelvű modell
 - SystemC, és SystemC-AMS-hez kötött megoldások
- **Funkcionális modellhez** kötött együttes szimulációs módszerek
 - Ctherm, SST

Funkcionális és termikus tartományok összekapcsolása

- **Funkcionálismodell-komponensek** fogyasztását a hozzárendelt **disszipációforrás** határozza meg
- **Layout alkatatok** megkapják a fogyasztási adatokat
- Termikus szimulátor új hőmérsékleti értékeket állít elő
- **Layout alkatatok** alapján a **funkcionálismodell-komponensek** megkapják az új hőmérsékleti értékeket



Interfész elemei

- A **funkcionális** és **termikus** tartományok összekapcsolása elvonatkoztatási szinttől függetlenül
 - F_i funkcionálismodell-komponens, $F_i \subset F$, $F_i \mapsto T_i$
 - p_i disszipációforrás, $F_i \mapsto p_i \in P$
 - L_i layout alakzat, $L_i = \bigcup_{j=1}^m l_{ij}$, $F_i \mapsto L_i$
- A **funkcionálismodell-komponensekhez** rendelhető
 - egy hőmérsékleti érték
 - egy disszipációforrás
 - és egy layout alakzat
- A disszipációforrások a disszipációmodell elemei
- A layout alakzatok téglalapok uniója

I. Tézis

Absztrakt interfészt dolgoztam ki az integrált áramkörök funkcionális és termikus tartománybeli modelljeinek összekapcsolásához. Az új interfész felhasználható szimulátorcsatolással megvalósított funkcionális-termikus együttes szimulációs eljáráshoz, és tetszőleges nyelven implementált, tetszőleges elvonatkoztatású modellel dolgozó szimulátor programhoz illeszthető.

Kapcsolódó publikációk: [J1, J2, J3], [C1, C2, C3]

Funkcionális modellek

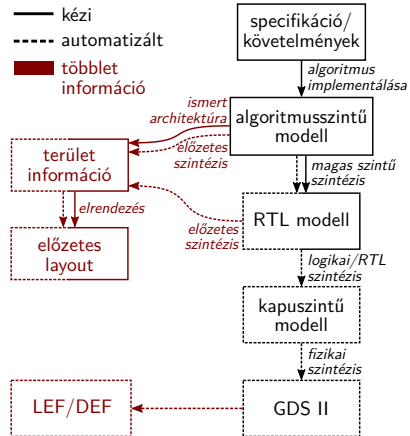
- A tervezéshez használt formális nyelvek támogatása

Nyelvi elem	Verilog	VHDL	SystemC
hierarchia komponense	module	entity	sc_module
szekvenciális utasításblokk	always, initial	process	sc_thread, sc_method
folytonos értékadás	assign	<=	-

- Funkcionálismodell-komponensek **kiválasztása**
 - formális nyelvtől *független*
 - tervezési folyamat *több fázisában* legyen beazonosítható
- A feltételeknek a **hierarchia komponense** felel meg

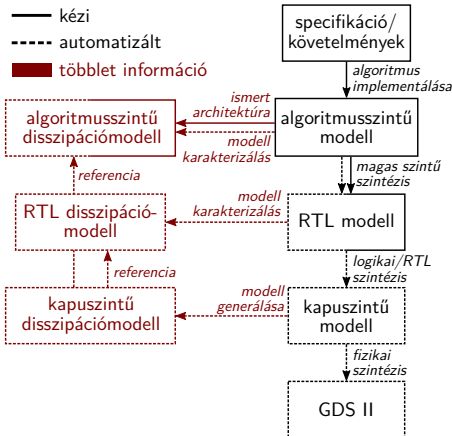
Layout modellezése

- Terület becslése lehetséges **létező megoldásokkal**
 - tervezőrendszerek a bemenő modell hierarchia komponenseinek területét képesek becsülni
- L_i alkatatok elrendezése lehetséges algoritmizáltan
 - HotFloorplan
- Floorplan tervezése manuálisan is történhet



Disszipáció modellezése

- Fogyasztás modellezésére már **léteznek megoldások**
 - magasabb elvonatkoztatási szinten inkább becslésnek tekinthető
- Kapu- és tranzisztorszinten **PDK**
- RTL esetén **makromodell**
- Algoritmusszinten **makromodell** vagy előzetes ismeretek alapján **becslés**

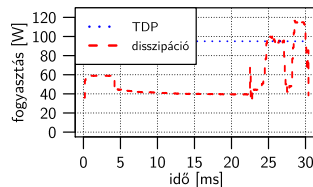
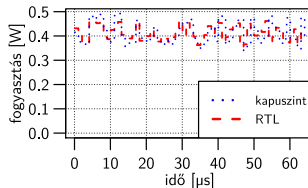
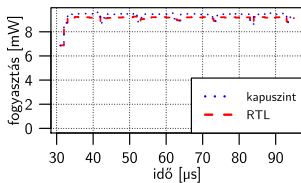
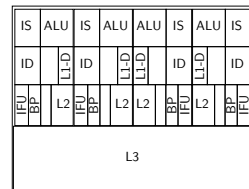
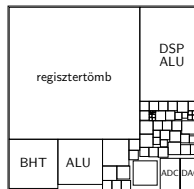
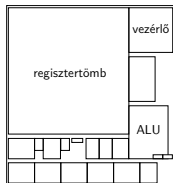


II. Tézis

Eljárást dolgoztam ki az I. tézisben bemutatott interfészt alkalmazó funkcionális-termikus együttes szimulációs módszernek az integrált áramkörök tervezési folyamatába való illesztéséhez. A bővített eljárásban a hőáramforrások és layout alakzatok modellezéséhez a szakirodalomban ismertetett tetszőleges eljárás alkalmas, amely a hagyományos tervezési folyamatban alkalmazott formális nyelvekhez, illetve az alkalmazott egyedi funkcionális szimulátorhoz illeszthető. Az általam megvalósított eljárás alkalmazásával a fejlesztés több lépésében ugyanabban a szimulációs környezetben válik vizsgálhatóvá az áramkör termikus viselkedése.

Kapcsolódó publikációk: [J1, J2], [C4]

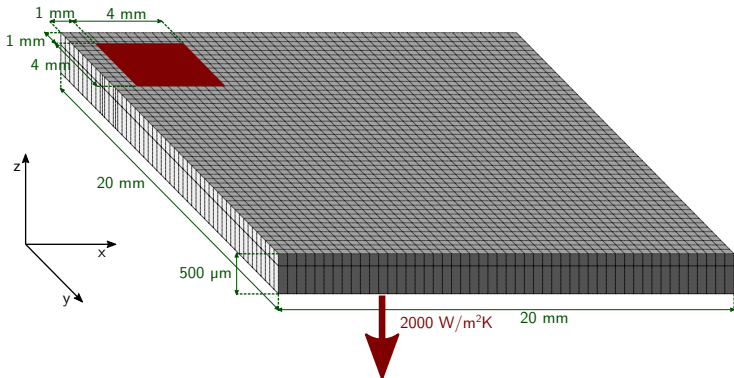
Példarendszerek



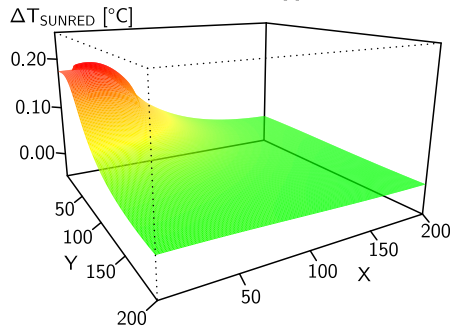
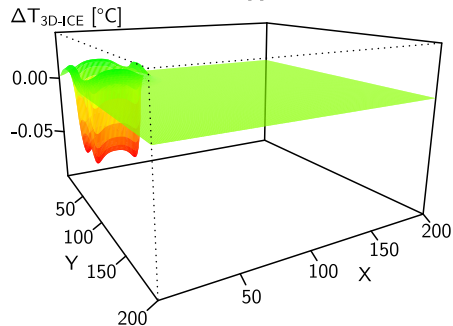
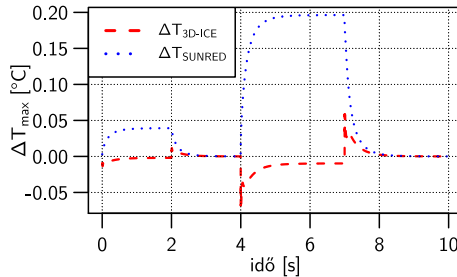
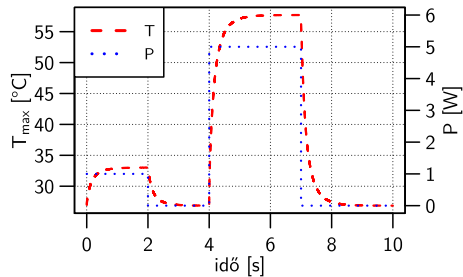
- RTL modellek szintézise AMS 0.35 μm CMOS technológiára
 - előzetes elrendezés, disszipációs makromodell megvalósítása
- McPAT keretrendszer alkalmazása, floorplan létező megoldás alapján

Termikus szimulátor

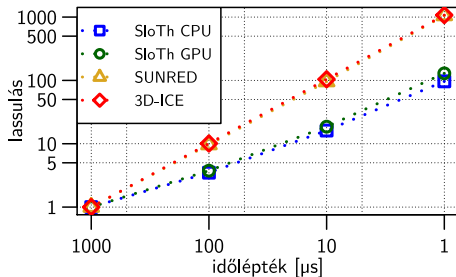
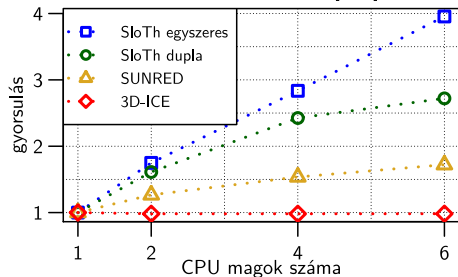
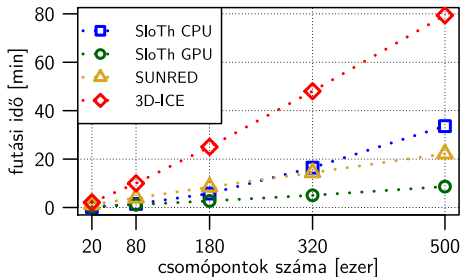
- Szimulátor implementálása a **lapka hőmérsékletének** számításához
- Összehasonlítás **SUNRED** és **3D-ICE** szimulátorokkal
 - mérésekkel is *validált* megoldások
 - *azonos struktúra* megvalósítása mindhárom esetben



Termikus szimulátorok összehasonlítása

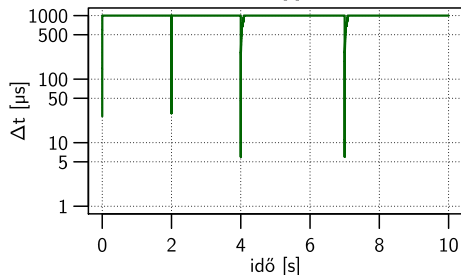
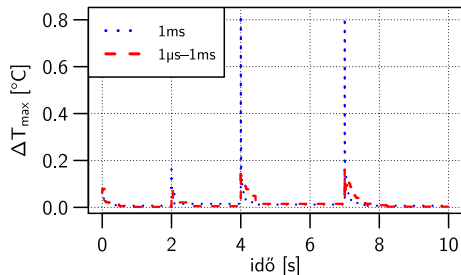
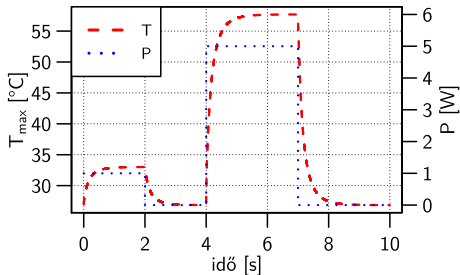


Termikus szimulátorok összehasonlítása



- CPU-n és GPU-n is futtatható
- CPU magok számával **jobban skálázódik**
- Időlépés csökkentésére **kevésbé érzékeny**

Adaptív időlépés



Időlépés	Futási idő	Eltérés
1 μs	8 h 46 min	
1 μs – 1 ms	1 h 19 min	0.167 °C
1 ms	5 min 32 s	0.82 °C

III. Tézis

Új termikus szimulátort dolgoztam ki, amely modern processzorarchitektúrákon jelentősen gyorsabb a hasonló, jelenlegi megoldásoknál. Az új termikus motor a bemenetként kapott gerjesztések alapján kiszámítja a becsült hőmérsékletváltozást, ami alapján adaptív módon változtatja a termikus szimuláció időlépését. Ez a módszer lehetővé teszi, hogy a gerjesztés bekapcsolásának pillanatában fellépő nagy hőmérsékletváltozást automatikusan detektálja és rövidebb időközönként számítsa ki az áramkör felületén kialakuló hőmérsékleteloszlást, igazodva a kisebb termikus időállandókhoz, míg állandósult állapot közelében nagyobb időközönként számítja ki az új hőmérsékleti értékeket, csökkentve ezzel a funkcionális-termikus szimuláció számítási igényét.

Kapcsolódó publikációk: [C5]

Termikus modellel bővített verifikáció

■ Hagyományos verifikációs folyamat

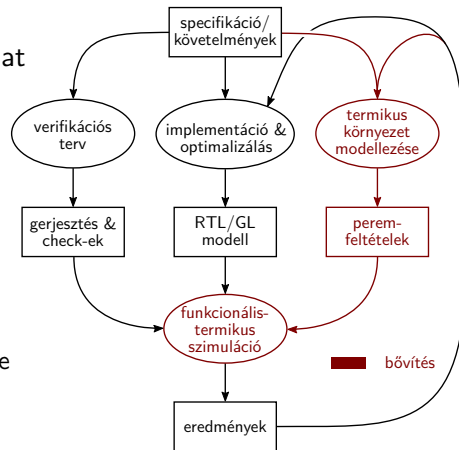
- *kizárólag* funkcionális modell

■ Verifikációs módszer **bővítése**

- környezet modellje
- termikus viselkedés

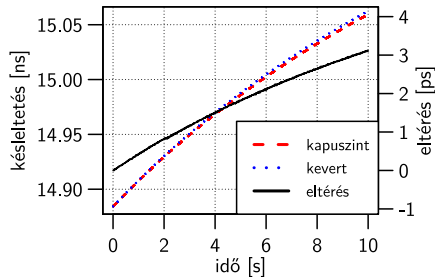
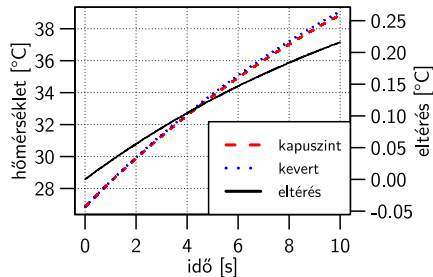
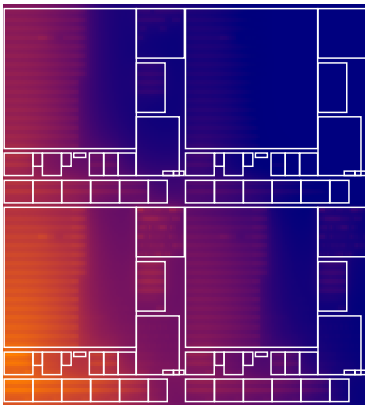
■ Feltárható hibák

- hőmérsékletfüggő késleltetés
- kevert jelű áramkörök viselkedése
- DTM/DVFS
- ...

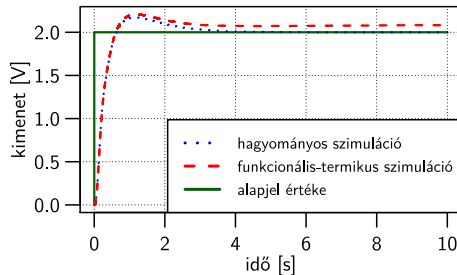
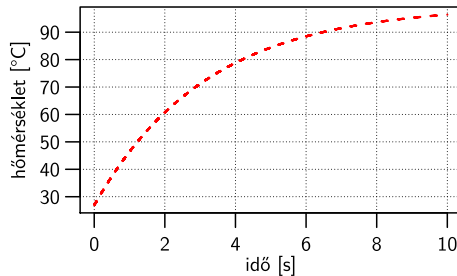
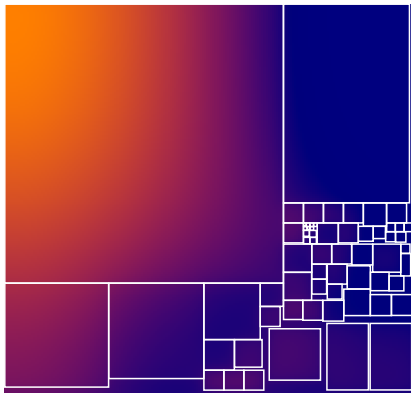
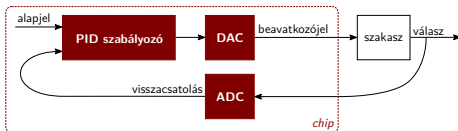


Hőmérsékletfüggő késleltetés modellezése

Modell	Futási idő
GL	8 h 20 min
RTL/GL	42 min

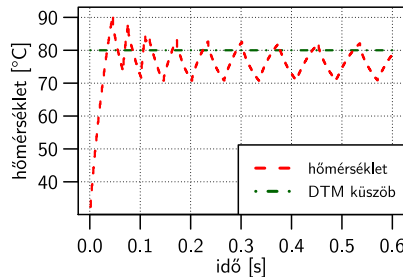
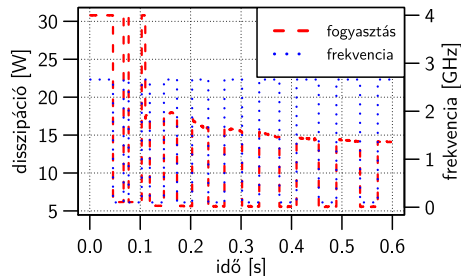
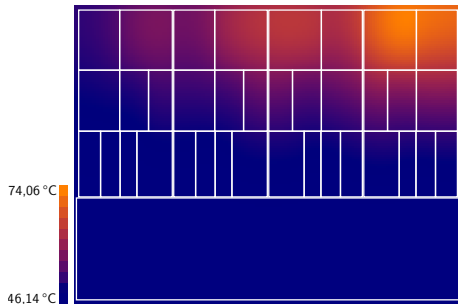


Kevert jelű rendszer hőmérsékletfüggése



Dinamikus hőmérséklet-menedzsment

- Intel Xeon X5550 konfiguráció
- magonként külön DTM
 - ha $T > 80^\circ\text{C} \rightarrow f = 100\text{ MHz}$



IV. Tézis

Az I. tézisben megfogalmazott absztrakt interfész általános jellegét felhasználva módszert dolgoztam ki digitális, valamint analóg és kevert jelű (mixed-signal) áramkörök funkcionális-termikus együttes verifikációjára. Az új eljárással az áramkör viselkedését befolyásoló hőmérsékletfüggő paraméterek is figyelembe vehetőek a verifikáció során, amelyhez az áramkör termikus környezetének modelljén túl a hagyományos funkcionális verifikáció során alkalmazott eszközök használhatóak.

Kapcsolódó publikációk: [J2], [C6]

Köszönetnyilvánítás

Köszönöm

- témavezetőmnek Dr. Poppe Andrásnak,
- bírálóimnak,
- kollégáimnak,
- családomnak és barátaimnak.

Dr. Szalai Albin kérdései

Kérdés: *A jelölt kiemeli, hogy a célkitűzések miatt csak a relaxációs módszer alkalmazható az együttes szimulációhoz. Mi az a legkisebb célkitűzés módosítás, amivel leghatékonyabbá válna a szimultán iteráció használata. Lehetséges-e ennek mentén egy egyszerűsített interfész megvalósítása, aminek segítségével a tervező/felhasználó, ha peremfeltételek adottak válthat a megoldó módszerek között?*

Válasz:

- **Egyesített modellek**

- az interfész értelmét veszti ebben az esetben

- **Több iteráció** egy szimulációs lépésben

- lehetséges, ha a funkcionális szimulátor támogatja
- Verilog/VHDL szimulátorok esetében ez részben igaz lehet
- SystemC esetén megfelelő tudás birtokában a kernel módosítható

Dr. Szalai Albin kérdései

Kérdés: *Egy tipikus mixed-signal IC esetén a fő disszipációs forrás tipikusan az analóg tartomány ami drasztikusan visszahathat a digitális tartományra, több W disszipáció periodikusan rövid időre, akár 30°C–40°C hőmérséklet gradienst okozva a szilíciumon tranziensben. Milyen módon lehetne módosítani/kiegészíteni a logikai/funkcionális szimulátorok adapterét, hogy egy digitális/analóg co-szimuláció során a tisztán analóg tartományból származó disszipációs információkat is felhasználjuk a termikus szimulációkhoz?*

Válasz:

- Nem funkcionális modulok monitorozzák az analóg komponensek disszipációját
 - tervező részéről többletmunkát igényel
- Keretrendszer továbbfejlesztése
 - Verilog-AMS, VHDL-AMS támogatás → viselkedési modellek
 - gyártóspecifikus megoldások támogatása pl. Mentor[®] ADiT-VPI[™]

Dr. Szalai Albin kérdései

Kérdés: *Szükséges architektúrális módosítás a jelölt által implementált keretrendszeren, ha a kvázi ipari szabvány Cadence és Mentor eszközök VPI interfésze már használ egy másik szimulátor binárist is a bootstrap függvényén keresztül például digitális/analóg co-szimulációhoz?*

Válasz:

- Nincs szükség architektúrális módosításra
- Névütközés előfordulhat

Dr. Fehér Béla kérdése

Kérdés: *További esetleges alkalmazási terület lehetne az FPGA áramkörök technológiájában történő használhatóság. Ebben az esetben a szintézis után az összes használt áramköri komponens és azok modelljei ismertek, azonban a layout rendszerszinten verzióról verzióra változhat (esetleg néhány makro funkció kivételével, amelyek fizikai elhelyezése kötött). Lehetséges-e a bemutatott módszer alapján a huzalozás/elhelyezés optimalizálása a szimulált disszipációs adatok felhasználásával?*

Válasz:

- **Lehetséges** a módszer alkalmazása FPGA technológiára
 - a tervezőrendszerek jellemzően zártak
 - részletes fogyasztási adatok kellene
 - terület és pozíció információra van szükség
- **Statikus** P&R optimalizációra nem a legjobb módszer
 - futás közben újrakonfigurálható rendszer esetén hasznos lehet

Dr. Fehér Béla észrevételei

I. Tézis: *Funkcionális és termikus tartomány szétválasztása magas elvonatkoztatási szinten kérdéses, mivel ezen a szinten esetleg nem léteznek layout alakzatok, így ezekhez nem rendelhető hőmérséklet eloszlás sem.*

- A tervezési tér paramétereinek közötti **kompromisszumhoz** – *trade-off* – **szükséges** a területigény és fogyasztás modellezése
 - az kutatómunkám során *szakirodalmi eredményeket* használtam fel
- Inkrementális fejlesztés – új integrált áramkör tervezésekor a **korábbi tapasztalatokat** is felhasználják
- A tervezési folyamat iteratív
 - egyes munkafolyamatok *átlapolódnak* – spirál modell
- Magas elvonatkoztatási szinten a layout és disszipáció gyakran **becsült érték**, akár korábbi ismeretek alapján
 - a termikus szimuláció pontosságát a becslés pontossága határozza meg

Dr. Fehér Béla észrevételei

I. Tézis: *Az alkalmazás-specifikus AI/ML chipek fogyasztása magas szinten nehezen becsülhető.*

- AI területen lineáris algebrában **megszokott** műveleteket kell végrehajtani
- Hagyományos architektúrák tervezése a **megszokott eszközökkel** történik
- **In memory computing** újfajta megközelítés, a tervezőrendszerek még nincsenek felkészítve

Dr. Fehér Béla észrevételei

II. tézis: *A Funkcionális-termikus együttes szimuláció implementációja problémát jelent, mivel az 5.2 pont alapján szükséges a layout reprezentáció előállítás, vagy korábbi eredmények alapján rendelkezésre álló layout ill. fizikai modell használhatósága.*

- A tervezési folyamat **iteratív**
 - egyes munkafolyamatok *átlapolódnak* – spirál modell
- **Trade-off** meghatározásához eddig is szükséges volt a területigény és fogyasztás modellezésére
- Szakirodalmi eredmények **felhasználása** a layout és a disszipáció modellezésére
 - kutatás korábbi eredményekre *támaszkodik*, nem volt cél új módszerek megvalósítása
- IC tervező cégek egy új áramkör tervezésekor **korábbi tapasztalatokat** is felhasználnak

Dr. Fehér Béla észrevételei

IV. tézis: *Az egyes egyedi jelek jelterjedési idejének hőmérsékletfüggése funkcionális hibához ritkán vezethet, ha igen, akkor nem lehet kapu vagy tranzisztor szintnél magasabb szinten verifikálni a funkcionális működést. Tehát elegendő a legfontosabb sarokpontok esetében ellenőrizni kritikus késleltetéseket az áramkör működési feltételeinek megfelelően.*

- **Szinkron** rendszer esetén elégséges STA a sarokpontokban
 - STA *egy sarokpontot* feltételez az egész rendszer esetén
- **Aszinkron** órajeltartományok, elosztott rendszerek esetén nem elég
 - hagyományos STA *nem vizsgálja* az eltérő hőmérsékletek hatását
- Lehetséges kizárólag a **kritikus út** részletes vizsgálata
 - példa az α processzor, kevert elvonatkoztatású modell

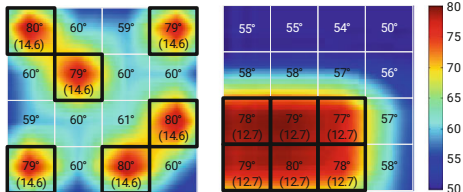
Dr. Fehér Béla észrevételei

IV. tézis: *A korszerű gyártástechnológián a disszipációs hatások miatt a teljes funkcionális képesség nem aknázható ki. Ennek következtében bizonyos rész áramkörök, területek az áramköri szeleten működését valamilyen stratégia szerint tiltani kell. A megoldása problémára a „Dark Silicon” az-az kikapcsolt, sötét tartományok használata. A dolgozat ezt a módszert egyetlen apró megjegyzésként, a bevezetőben említi csak, ami véleményem szerint igen nagy elhanyagolása ennek a nagyon fontos problémának, hiszen egy összetett, pl. multi-core vagy many-core rendszernél éppen itt lehetne komoly jelentősége a magasszintű együttes funkcionális-termikus szimulációnak, az eszközökön található magok különböző mintázatú kikapcsolási stratégiájának kidolgozásában.*

- **Növekvő** disszipációsűrűség → termikus problémák → **dark silicon**
 - egy időben nem üzemelhet minden tranzisztor *maximális* frekvencián
 - véleményem szerint a dark silicon *okozat*, nem módszer
 - a hőmérséklet-menedzsment/ütemező algoritmusok mellékterméke

Dr. Fehér Béla észrevételei

IV. tézis:



A. Kanduri, M.-H. Haghbayan, A. M. Rahmani, P. Liljeberg, A. Jantsch, and H. Tenhunen. Dark Silicon Patterning: Efficient Power Utilization Through Run-Time Mapping. In A. M. Rahmani, P. Liljeberg, A. Hemani, A. Jantsch and H. Tenhunen editors, *The Dark Side of Silicon – Energy Efficient Computing in the Dark Silicon Era*, chapter 9, pages 237 – 258. Springer, 2017

- Fiktív 16 magos processzor
 - Alpha 21264 mag
 - 45 nm technológia
 - fogyasztás becslése McPAT-tel
- Az ábrán **részterhelés** látható
- A hővezetési ellenállás **nagyobb** a jobb oldali esetben
- Megfelelő **ütemezéssel** nagyobb disszipációs büdzsé érhető el

Dr. Fehér Béla észrevételei

IV. tézis: *A bírálat korábbi verziójában a szimulációs példák értékelésekor már jeleztem, hogy a bemutatott eredmények talán a nem elegendően aktív igénybevétel következtében nem kellően demonstratívak. A megadott többmagos áramkörökre kapott 0.001°C hőmérséklet különbség gyakorlatilag nem jelez hőmérséklet különbséget, tervezői döntésekhez megfelelő támpontot nem nyújt, lényegében a számítási pontosság határán van. A fenti ábrán látható eredmény (hőmérsékleti és színskála) sokkal több információt nyújt.*

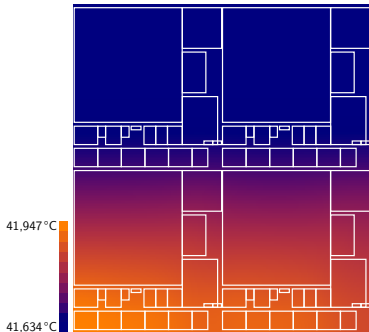
- Példamodellek disszipációsűrűsége **jelentősen eltérő**
 - α processzor esetén 305 W/m^2
 - γ processzor esetén 654 kW/m^2
- Az AMS $0.35 \mu\text{m}$ technológia nem tesz lehetővé nagy órajel-frekvenciát
- A bemutatott kapusintű szimuláció **futási ideje 8 óra**
- A hivatkozott hőmérsékletkülönbség lapkán belül igaz
 - α modellnél $\sim 12^{\circ}\text{C}$, β modellnél $\sim 65^{\circ}\text{C}$ hőmérséklet-emelkedés

Dr. Fehér Béla észrevételei

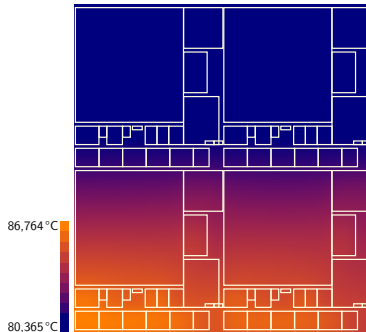
IV. tézis:

■ Extrém modellparaméterek választása esetén

■ 1 μm „vastag” lapka



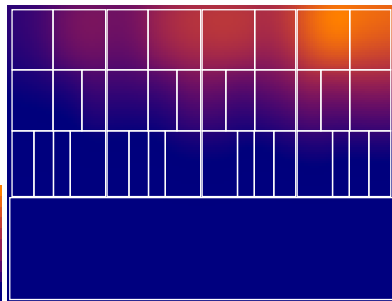
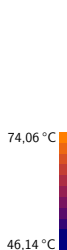
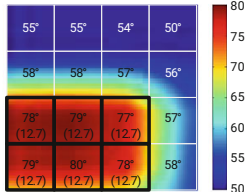
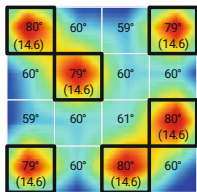
■ 2 GHz-es órajel-frekvencia



Dr. Fehér Béla észrevételei

IV. tézis:

- Az α és β modellek **nem hasonlíthatóak** a hivatkozott képhez
 - $\alpha \rightarrow$ *kevert elvonatkoztatású* modellek szimulációja
 - $\beta \rightarrow$ *mixed-signal* modellek szimulációja
- A γ processzorral **összevethető**
 - hasonló *elvonatkoztatási szint* és *összetettség*
 - hasonló *demonstrációs cél*



Dr. Fehér Béla észrevételei

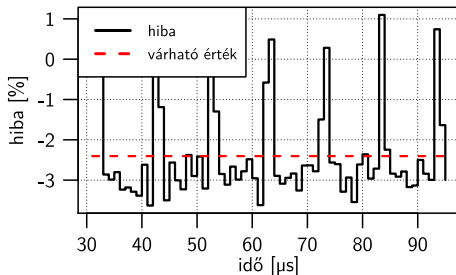
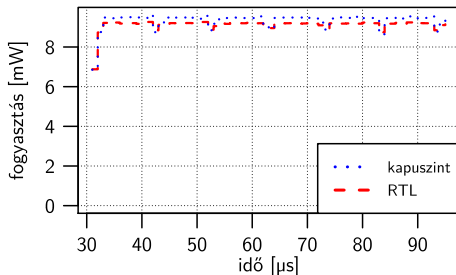
IV. tézis: *A bírálat egy korábbi verziójában megjegyzésként megemlítettem, hogy a vizsgálatokhoz alkalmazott AMS 0.35 μm -es CMOS technológia egy közel negyedszázados technológia. Ugyanakkor nagyon sok, manapság komoly problémát jelentő jelenség csak nagyjából egy évtizede, a 10nm alatti méreteknél jelent meg. A szilícium félvezető eszközök termikus jelenségeivel foglalkozó tudományos munkának ezeket az új problémákat is meg kellene említeni. Az akkori megjegyzések megisméltése nélkül sajnálatosnak tartom, hogy a tudományos vizsgálatokhoz csak ez a technológia állt rendelkezésre, mindez természetesen nem róható fel a jelöltnek.*

- **Egyetértek** a bíráló véleményével
 - sajnos újabb technológia nem állt rendelkezésre
 - komplex áramkör tervezése önmagában új kutatási téma lehetne

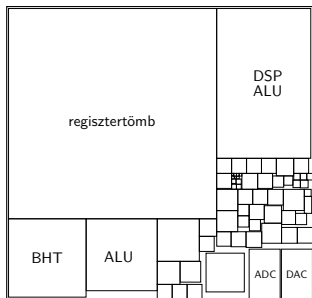
α processzor



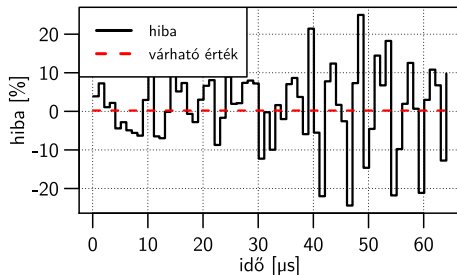
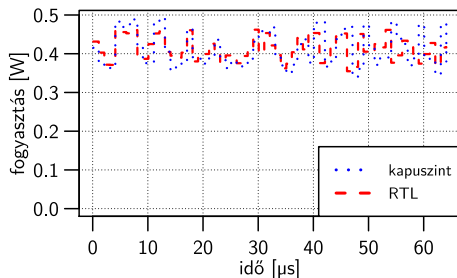
alkazat	méret
regisztertömb	0.155 mm ²
vezérlő	0.02 mm ²
ALU	0.021 mm ²



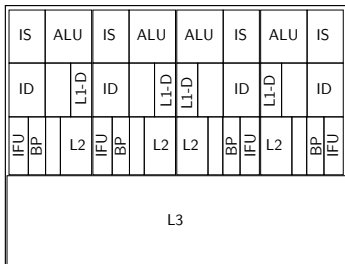
β processzor



alkazat	méret
regisztertömb	2.812 mm ²
BHT	0.391 mm ²
ALU	0.328 mm ²
DSP ALU	0.938 mm ²
ADC	0.1 mm ²
DAC	0.1 mm ²

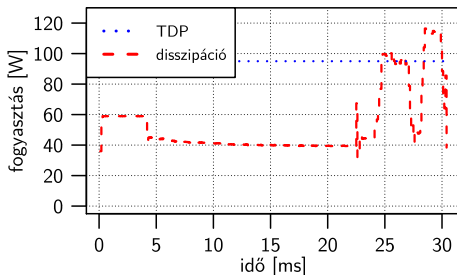


γ processzor



alkazat	méret
IS	4.81 mm ²
ALU	6.17 mm ²
ID	6.17 mm ²
L1-D	2.83 mm ²
IFU	2.81 mm ²
BP	2.51 mm ²
L2	4.53 mm ²
L3	76.5 mm ²

■ McPAT disszipációmodell



Keretrendszer felépítése

- A keretrendszer a már bemutatott **interfészt** valósítja meg
- A funkcionális szimulátorok **függetlenek** a termikus szimulátortól
 - tetszőleges kombinációban használhatóak
- Szabványos tervezőeszközökkel **kompatibilis**

