



Budapesti Műszaki és Gazdaságtudományi Egyetem
Villamosmérnöki és Informatikai Kar

Új módszer integrált áramkörök funkcionális és termikus viselkedésének együttes szimulációjára

Doktori értekezés téziszülete

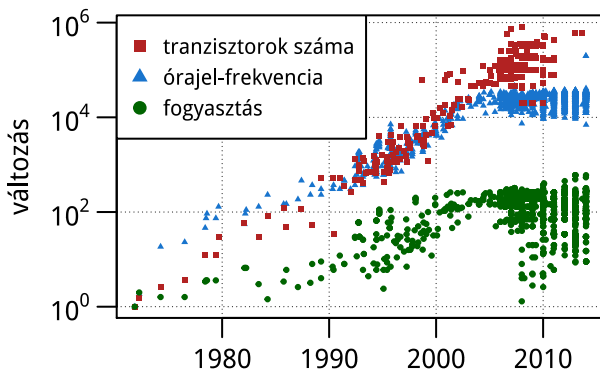
Szerző: Jani Lázár
okleveles villamosmérnök

Témavezető: Dr. Poppe András
egyetemi docens

Elektronikus Eszközök Tanszéke
Budapest, 2019.

1. Bevezetés

Az integrált áramkörök gyártástechnológiájának fejlődése az utóbbi másfél évtizedben akadályokba ütközött az egyre növekvő disszipációs-sűrűség, és az ennek következtében kialakuló termikus problémák miatt (1. ábra).



1. ábra. A processzorok egyes paramétereinek változása 1970 és 2014 között

A jelenség kezelésére nagyobb teljesítményű hűtési megoldásokat, valamint egyre fejlettebb, az áramkör egyes pontjainak hőmérsékletét is figyelembe vevő és az aktuális igénybevételéhez igazodó vezérlést alkalmaznak. Amíg az úgynevezett *main stream* félvezető eszközök gyártási technológiájában alapvető változás nem áll be, a leendő élvonalbeli integrált áramkörök működését egyre nagyobb mértékben fogják befolyásolni a termikus viszonyok. Ez indokolja azt, hogy a tervezési folyamat során – lehetőleg már a korai fázisban is – figyelembe lehessen venni a lapka hőmérsékleteloszlásának az áramkör funkcionális viselkedésére gyakorolt hatását.

Előzmények

Az integrált áramkörök elektromos/funkcionális és termikus viselkedésének együttes vizsgálatával a Budapesti Műszaki és Gazdaságtudományi Egyetem Elektronikus Eszközök Tanszékén Tarnay Kálmán és Székely Vladimír korai munkája nyomán több kollégám is foglalkozott, így Pohl László, Timár András, Nagy Gergely eredményeiből kiindulva kezdhettem a doktori kutatómunkát. A logi-termikus szimuláció tekintetében a tanszéki termikus iskola kinduló munkája egy 1997-es IEEE publikáció volt [1].

Timár András a logi-termikus szimulációs paradigma [1] alapján implementált egy létező tervezői eszközöket használó keretrendszert, amely figyelembe veszi a standard cellák hőmérsékletfüggő késleltetését [2]. Nagy Gergely a módszert továbbfejlesztette és egy saját fejlesztésű logikai szimulátor motort illesztett a tanszéki fejlesztésű termikus motorhoz [3].

Külföldi kutatócsapatok is foglalkoznak a termikus és funkcionális viselkedés összekapcsolásával. T. Bouhadiba és társainak munkája magas absztrakciós szinten megvalósított modellek termikus viselkedését teszi lehetővé [4]. S. Vinco és munkatársai különböző tartományok együttes szimulációját valósították meg SystemC felhasználásával [5]. A tartományon belüli és azok közötti kommunikációt a modellezéshez használt SystemC és SystemC-AMS nyelvi elemeivel valósították meg. A Ctherm funkcionális-termikus szimulátor egy szabad hozzáférésű IP könyvtár komponenseit használja funkcionális modellként, a termikus szimulációkhoz a HotSpot szimulátort alkalmazták [6]. Ehhez hasonlóan M. y. Hsieh és csapata egy nyílt forráskódú szimulátorcsomagot bővített ki a disszipációt, hőmérsékletet és megbízhatóságot modellező komponensekkel [7].

A fenti megoldásokban közös, hogy kizárólag egy absztrakciós szinten használhatóak, legyen az kapuszint vagy magasabb elvonatkoztatási szint.

Célkitűzések

A kutatásom során integrált áramkörök hőmérsékletfüggő viselkedésének szimulációjával foglalkoztam. A cél egy olyan szimulációs módszer kidolgozása volt, amely nem rendelkezik a korábban említett limitációval, azaz tetszőleges elvonatkoztatási szinten realizált funkcionális modellt képes legyen kezelni, a termikus viselkedést az absztrakciós szinten elvárható pontossággal jellemezni. A széleskörű alkalmazhatóság elsődleges szempont volt az új eljárás kidolgozásánál, amit a hagyományos tervezési folyamatba való beépítés biztosít. Ennek feltétele, hogy a vizsgálandó áramköri modellen kívül az új eljáráshoz szükséges többletinformáció is rendelkezésre álljon.

2. Felhasznált eszközök és módszerek

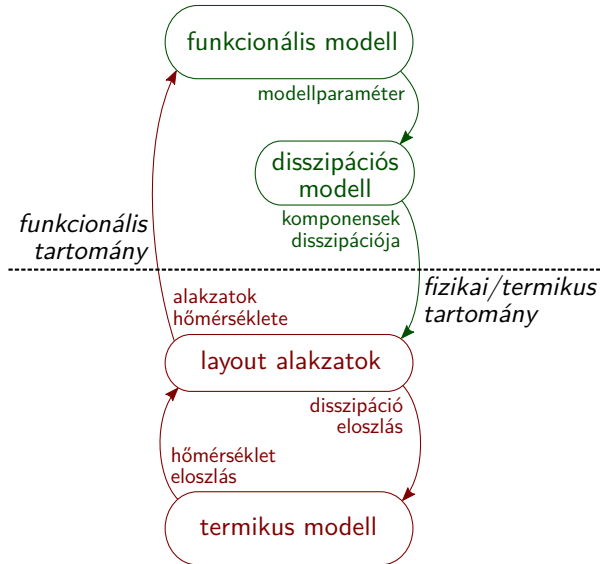
A kutatás első fázisában kitűzött szempontoknak megfelelően az új eljárás kidolgozásakor a hagyományos tervezési folyamatban is alkalmazott eszközöket használtam, így a modellezési nyelvek, szimulátorok és további IC tervezői eszközök mind szabványos megoldások. Példaáramkörök funkcionális modellezéséhez SystemC, SystemC-AMS könyvtárakat és Verilog nyelvet, szimulációhoz SystemC-t, a Mentor[®] Questa[™] Sim és a Cadence[®] IES-t, analóg szimulációkhoz Cadence[®] Virtuoso[®]-t használtam. Az RTL és fizikai szintézist a Cadence[®] RTL Compiler illetve Encounter[™] programjával végeztem, *target* technológiaként az AustriaMicroSystems 0,35 μm-es CMOS standard cellakönyvtárat megadva. A LEF/DEF adatbázisokkal specifikált layout beolvasásához, valamint a PDK-ban található Liberty[™] adatbázis feldolgozásához nyílt forráskódú szoftvereket vettem igénybe. A fentiekén kívül felhasználtam a Sniper nevű magas elvonatkoztatású x86 processzorszimulátort [8] is az új együttes szimulációs eljárás rugalmas alkalmazhatóságának bemutatására.

Az áramkör funkcionális modellezésére használt standard eszközökkel szemben az egyes termikus szimulációs megoldások csak sokkal szűkebb körben elterjedtek. Az IC tervező cégek az igényeiknek legmegfelelőbb CAD eszközöket használják a termikus viselkedés modellezésére, valamint akadémiai kutatások is foglalkoznak az IC lapkák termikus szimulációjának problémakörével. Utóbbi kategóriába sorolhatóak az általam is használt szimulátorok, a szukcesszív hálózat redukciós algoritmusra épülő SUNRED [9], valamint a nyílt forráskódú, szabadon elérhető 3D-ICE [10] és HotSpot [11]. Megvalósítottam egy minta termikus szimulátor motort is, amihez a szabadon is hozzáférhető PARALUTION lineáris algebra könyvtárat [12] használtam fel.

A kutatási eredmények alapján megvalósított keretrendszer implementálásához C++ és Python programozási nyelveket használtam, a szimulációs eredmények feldolgozásához és szemléltetéséhez az R nyelvet alkalmaztam.

3. Új tudományos eredmények

Absztrakt interfész



2. ábra. Az interfész által megvalósított szimulátor csatolás

A funkcionális (F) és termikus (T) szimulációs tartományok összekapcsolásához bevezetem a *funkcionálismodell-komponens* (F_i), a *disszipációforrás* (p_i) és *layout alakzat* (L_i) fogalmakat.

Funkcionálismodell-komponens. Az F_i funkcionálismodell-komponensek a funkcionális modell diszjunkt részhalmazai, egy komponens hőmérsékletét annak T_i paramétere jellemzi.

Disszipációforrás. A disszipációforrások a P disszipációmodell elemei. Minden F_i funkcionális komponenshez egy disszipációforrás rendelhető, amely annak a komponensnek a teljesítményfelvételét becsli.

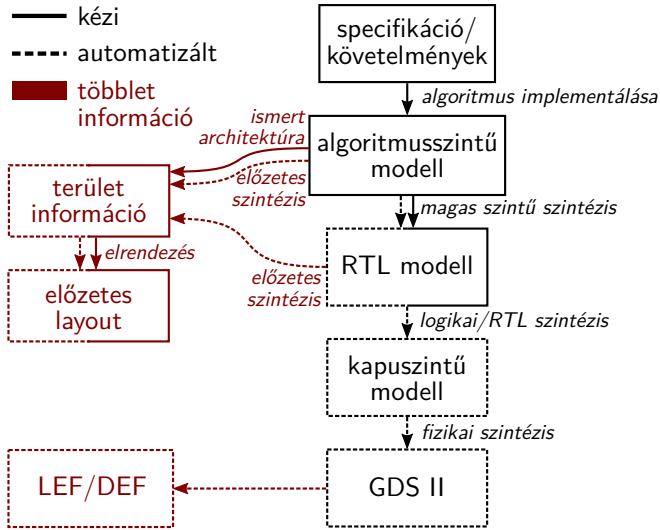
Layout alakzat. A layout része a T termikus modellnek. A layoutot alkotó l_{ij} téglalapok $\{x, y, z\}_p$ pozícióval és $\{x, y\}_a$ mérettel rendelkeznek, a fizikai struktúrában elfoglalt pozíció és méret alapján a layout primitívek hőmérséklete meghatározható. Ezeknek a téglalapoknak az uniója egy L_i layout alakzat, amely egy F_i funkcionálismodell-komponenshez rendelhető. A layout alakzatok páronként diszjunktak.

I. Tézis. *Absztrakt interfészt dolgoztam ki az integrált áramkörök funkcionális és termikus tartománybeli modelljeinek összekapcsolásához. Az új interfész felhasználható szimulátorcsatlóval megvalósított funkcionális-termikus együttes szimulációs eljáráshoz, és tetszőleges nyelven implementált, tetszőleges elvonatkoztatású modellel dolgozó szimulátor programhoz illeszthető [J1, J2, J3],[C1, C2, C3].*

Bővített tervezési folyamat

Az I. tézisben leírt szimulációs módszer gyakorlati alkalmazásához az absztrakt interfész elemeinek reprezentációját biztosítani kell az adott elvonatkoztatási szinten. A tervezés során a funkcionális modellt jellemzően valamilyen modellező vagy hardverleíró nyelven implementálják. A funkcionális modellt hierarchiába szerveződő elemek alkotják, aminek a működését párhuzamosan kiértékelődő, folytonos értékadások és szekvenciális utasításblokkok írják le. EDA eszközökben – például RTL/logikai szintézerekben – a funkcionális modellt legkisebb, egyértelműen azonosítható alkotóelemei a hierarchiába szerveződő elemek.

Az I. tézisben leírt módszer általános jellegének megőrzése céljából az F_i funkcionálismodell-komponenseként a HDL-ek hierarchiába szerveződő elemét választottam. Az ehhez tartozó p_i disszipációforrások és L_i layout alakzatok előállításához használhatóak hagyományos EDA eszközök – magas szintű, RTL/logikai és fizikai szintézer programok,

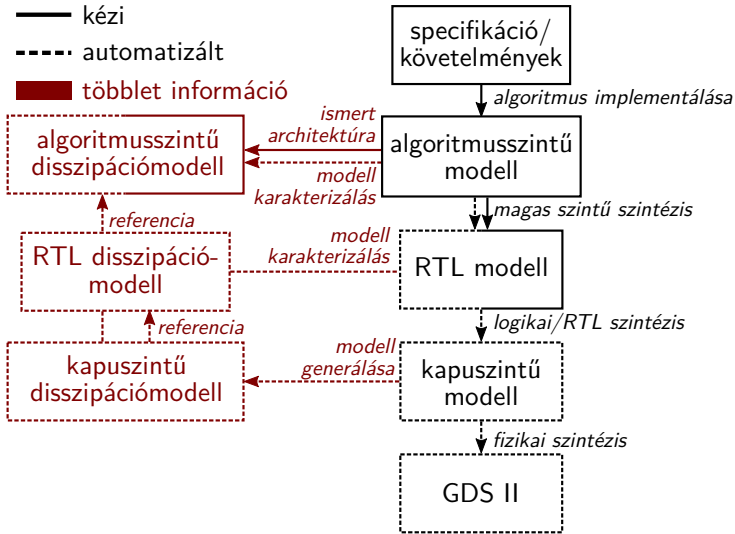


3. ábra. A layout reprezentáció előállítása

illetve a szakirodalomban ismertett szabványos modellezési nyelvhez illeszthető eljárások is (3. és 4. ábrák).

Kapuszintű elvonatkoztatási szint esetén az új szimulációs módszer megfelel a logi-termikus szimulációs eljárás Dr. Timár András által implementált változatának [2]. A standard cellákat tartalmazó leírás alapján minden kapuhoz egy disszipációforrás és egy alakzat rendelhető. A disszipációforrás a logikai szimulációs motorban regisztrált kapcsolási aktivitás, és a standard cellákat tartalmazó *Liberty* adatbázisban található jelváltásokhoz tartozó disszipált energia alapján adja a termikus motor számára a gerjesztést. A layout alakzatok méretét és pozícióját a fizikai szintézerprogramból kinyerhető LEF/DEF layout leíró fájlok tartalmazzák.

A magasabb absztrakciójú regiszter átviteli szinten nem áll rendelkezésre közvetlen információ az áramkör fizikai megvalósításáról, a szakirodalom azonban számos eljárást ismertet RTL modellek disszi-



4. ábra. A disszipációmodellek előállítás

pációjának becsléséhez. Azok a disszipációmodellek illeszthetőek az általam javasolt bővített tervezési folyamatba, amelyek előállíthatóak szabványos tervezői eszközök felhasználásával. A layout alakzatok méretét és helyzetét az előzetes szintézist felhasználva lehet meghatározni. A regiszter átviteli szintű funkcionális modell egyes moduljaihoz/egyedeihez egy disszipációforrás, valamint layout alakzat kapcsolódik. Ez a választás a jelenleg elérhető tervezőrendszerek korlátaiból származik, ugyanis az RTL és az abból szintetizált kapus szintű modell között a ezek a legkisebb, egymásnak megfeleltethető tervezési elemek.

A termikus felbontást regiszter átviteli szinten a modulok/egyedek száma határozza meg, ezért érdemes a funkcionális-termikus együttes szimulációhoz használt RTL modellt minél részletesebb, több különböző modulra/egyedre particionálni. A strukturális RTL modellek tulajdonsága, hogy a működés mellett részletes információt tartalmaznak az áramkör szerkezetére vonatkozóan is. Mivel ennek a kódolási stílusnak

a következménye a sok különálló, önmagukban alap digitális funkciókat ellátó modulokból/egyedekből felépülő modell, ez az RTL modellezési módszer ajánlott funkcionális-termikus szimulációhoz.

Ilyen jellegű áramköri leírásokhoz lehetséges többszörös lineáris regressziós modellek [13] illesztése. A disszipációforrás által indikált disszipációt a regressziós modell a portok kapcsolási aktivitásának alapján becsüli meg. Ez a megoldás olyan modellek esetén alkalmazható, amelyeknél az egyes modulok belső állapotainak változása a portok aktivitásán is megjelenik.

II. Tézis. *Eljárást dolgoztam ki az I. tételben bemutatott interfészt alkalmazó funkcionális-termikus együttes szimulációs módszernek az integrált áramkörök tervezési folyamatába való illesztéséhez. A bővített eljárásban a disszipációforrások és layout alakzatok modellezéséhez a szakirodalomban ismerttetett tetszőleges eljárás alkalmas, amely a hagyományos tervezési folyamatban alkalmazott formális nyelvekhez, illetve az alkalmazott egyedi funkcionális szimulátorhoz illeszthető. Az általam megvalósított eljárás alkalmazásával a fejlesztés több lépésében ugyanabban a szimulációs környezetben válik vizsgálhatóvá az áramkör termikus viselkedése. [J1, J2], [C4]*

Új termikus szimulátor

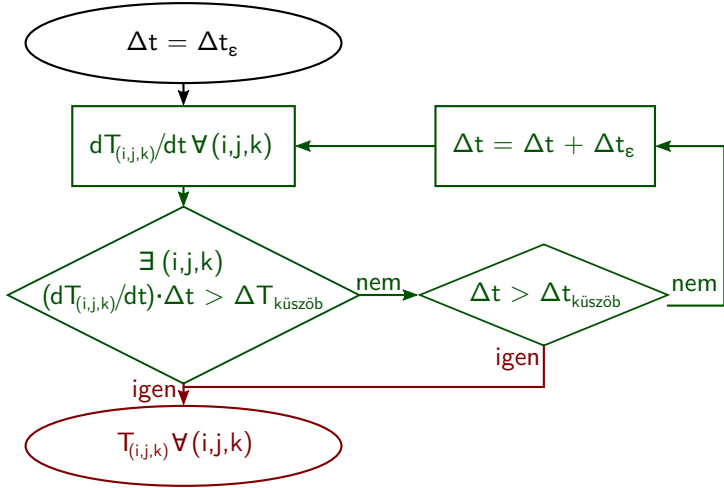
Termikus szimulációk során gyors hőmérséklet-változások lekövetéséhez és az állandósult állapot közelében eltérő időlépést érdemes alkalmazni. Tranziensek elején a hőmérséklet nagyobb mértékben változik, ezért rövid időközönként kell megoldani az termikus problémát leíró egyenletrendszert a pontos eredmény érdekében. Termikus rendszerek szimulációja és mérése során bevett gyakorlat a szimuláció lépésközét, illetve a mintavételek időpontját logaritmikus időskálán felvenni, mert az egységugrású gerjesztésre exponenciális jellegű a rendszer válasza.

Ez a megközelítés nem alkalmazható funkcionális-termikus szimuláció során, mivel a gerjesztés időben nem állandó, jövőbeli értéke ismeretlen.

A szimultán iterációt alkalmazó TRANZ-TRAN elektromos és elektro-termikus szimulátor olyan adaptív algoritmussal rendelkezik, amely túl nagy szimulációs lépésköz esetén csökkenti azt [14]. Nagy időlépés esetén előfordulhat, hogy az egyenletmegoldó algoritmus nem a megoldást állítja elő, hanem egy másik lokális minimumot talál. A TRANZ-TRAN ebben az esetben eldobja az így előállított eredményt, csökkenti a szimuláció lépésközét, és az állapottér egy véletlenszerűen kiválasztott pontjából kiindulva újrakezdi a számítást.

Másik gyakori megvalósítása több szimulációs tartomány összekapcsolásának a relaxációs módszer. Ennél a megoldásnál fontos a szimulációs motorok közötti adatcsere gyakoriságának helyes megválasztása. A funkcionális szimulációs motor két egymást követő termikus szimuláció között konstans hőmérsékletet feltételez. Amennyiben az együttes szimulációs ciklus túl nagy időlépést alkalmaz, a hőmérsékletek nagy mértékben változhatnak a soron következő termikus szimulációs lépésben, ami hibás eredményre vezethet. A probléma azonban kiküszöbölhető, ha a funkcionális és termikus motorok közötti adatcsere egy iterációja a közös ciklusban jelentősen rövidebb szimulációs időközönként történik, mint a termikus modellben lévő layout alakzatok (L_i) legkisebb termikus időállandója.

A fenti okok miatt egy olyan algoritmust valósítottam meg, amely a hőmérséklet idő szerinti deriváltja és az utolsó számítás óta eltelt szimulációs idő alapján megbecsüli a hőmérsékletváltozást (5. ábra). Az algoritmus t_e szimulációs időközönként hajtódik végre. A Δt változó a legutóbbi hőmérsékletek meghatározása óta eltelt szimulációs időt tárolja, $\Delta T_{\text{küszöb}}$ és $\Delta t_{\text{küszöb}}$ változók az algoritmus bemenő paramétereit. Az első paraméter az a küszöbérték, amit ha meghalad a becült hőmérsékletváltozás, akkor a termikus motor meghatározza az új hőmérsékleteket. A második pedig az a szimulációs idő, amely elteltével az új hőmérsékleteket garantáltan meghatározza a szimulátor. Az algoritmus a becült hőmérsékletváltozást előrelépő Euler módszerrel határozza



5. ábra. Az adaptív időlépést meghatározó algoritmus

meg, azaz a becsült hőmérsékletváltozás a tényleges változásnál mindig nagyobb lesz.

Egy struktúra szimulációját végeztem el konstans 1 ms és 1 μ s időlépéssel, valamint 1 μ s és 1 ms között változó adaptív időlépéssel. Az 1. táblázat foglalja össze a három szimuláció futási idejét és a hibát referenciának tekintett 1 μ s esethez képest.

Időlépés	Futási idő	Hiba
1 μ s	8,77 h	
1 μ s – 1 ms	1,32 h	0,167 °C
1 ms	5,53 min	0,82 °C

1. táblázat. Futási idők és a számított hiba összehasonlítása

Az 1 ms időlépést alkalmazva a szimuláció nagyon gyors, azonban a nagy hőmérsékletváltozás hibát okozhat funkcionális-termikus együttes szimuláció során, amennyiben a vizsgálni kívánt jelenség lefutása

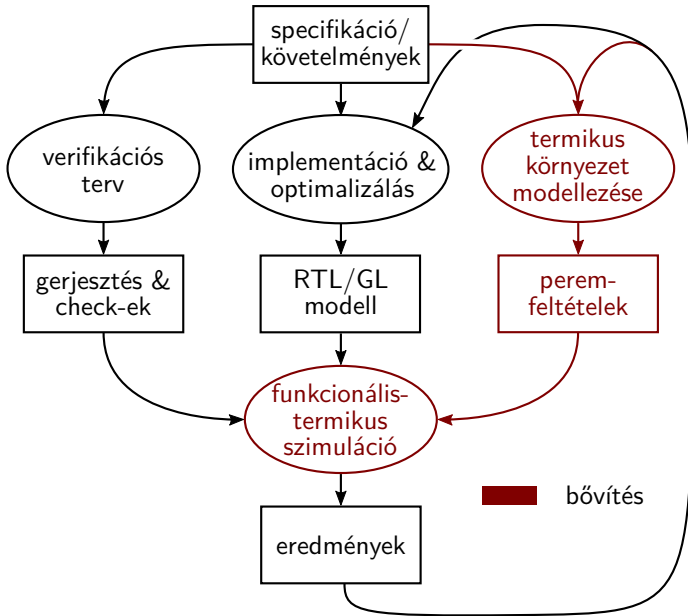
gyorsabb az időlépésnél. Az 1 μ s időlépést alkalmazva a hőmérséklet változása egymást követő lépésekben csekély, azonban ennek az ára a százszorosára növekedett futási idő. Az adaptív megközelítés előnye, hogy a gerjesztéshez automatikusan igazodik az időlépés, így az állandósult állapot közelében nagy, a tranziens elején kicsi időlépést alkalmaz.

III. Tézis. *Új termikus szimulátort dolgoztam ki, amely modern processzorarchitektúrákon jelentősen gyorsabb a hasonló, jelenlegi megoldásoknál. Az új termikus motor a bemenetként kapott gerjesztések alapján kiszámítja a becsült hőmérsékletváltozást, ami alapján adaptív módon változtatja a termikus szimuláció időlépését. Ez a módszer lehetővé teszi, hogy a gerjesztés bekapcsolásának pillanatában fellépő nagy hőmérsékletváltozást automatikusan detektálja, és rövidebb időközönként számítsa ki az áramkör felületén kialakuló hőmérsékleteloszlást, igazodva a kisebb termikus időállandókhoz, míg állandósult állapot közelében nagyobb időközönként számítja ki az új hőmérsékleti értékeket, csökkentve ezzel a funkcionális-termikus szimuláció számítási igényét [C5].*

Funkcionális-termikus verifikációs módszer

Hagyományos verifikáció során nincs lehetőség termikus effektusok figyelembevételére, mert a jelenlegi modellező és szimulációs eszközök nincsenek erre felkészítve. Funkcionális-termikus verifikáció során a hagyományos verifikációval feltárható hibákon kívül – megfelelően felkészített modellel – lehetséges a hőmérsékletből fakadó funkcionális hibák feltárása, az áramkör hőmérsékletfüggő paramétereinek modellezése, és az azokból adódó viselkedés összevetése a specifikációval.

A 6. ábrán látható a termikus szempontokat is figyelembe vevő funkcionális verifikáció folyamata. Az általam javasolt verifikációs eljárásban az áramkör implementálásával párhuzamosan, közvetlenül a



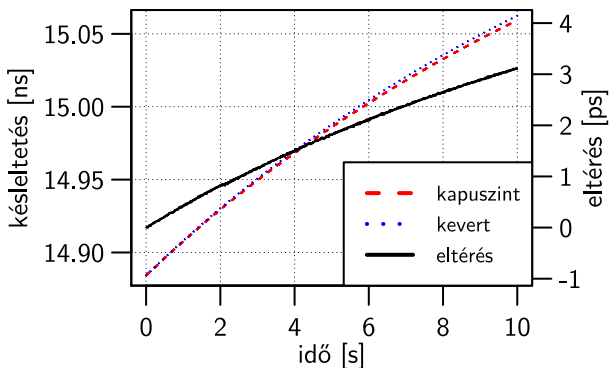
6. ábra. Funkcionális-termikus verifikáció folyamata

követelmények alapján el lehet kezdeni az áramkör termikus környezetének modellezését, a termikus szimulációhoz szükséges peremfeltételek meghatározását.

Szimulációs eredmények

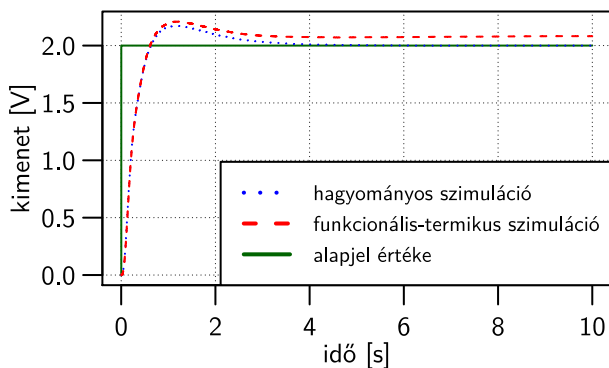
A funkcionális-termikus verifikáció által felfedhető hibákat három, különböző elvonatkoztatási szinten megvalósított processzoros rendszer szimulációjával mutatom be. Az első processzor esetén a logikai kapuk hőmérsékletfüggését modelleztem hasonlóan Timár András munkájához. Az általa kifejlesztett CellTherm-hez képest azonban az új módszer alkalmas magasabb elvonatkoztatású modellek szimulációjára, így csak a kritikus (legnagyobb késleltetésű) jelutatókat alkotó modulokat

vizsgáltam a logikai kapuk szintjén, a processzor többi része regiszter átviteli szintű volt.



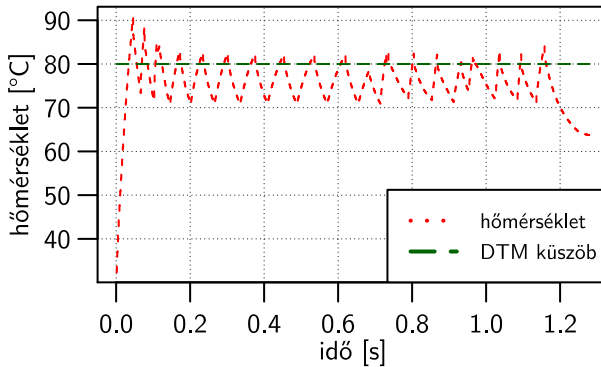
7. ábra. A kritikus út késleltetése

A két szimuláció futási ideje egy nagyságrenddel tért el egymástól – a kevert modell esetén 0,7 óra volt, egységesen kapusztintú modellt alkalmazva pedig 8,34 órának adódott. Eközben a hőmérséklet és a számított késleltetés relatív hibája 2% volt a referenciának tekintett kapusztintú logi-termikus szimulációhoz képest (7. ábra).



8. ábra. A PID szabályozó ugrásválasza

A második példában egy közepes méretű processzormaggal, valamint DAC és ADC modellekkel megvalósított PID szabályozó maradó hibájának hőmérsékletfüggését demonstrálok. A DAC és ADC áramkörök hőmérsékletfüggése miatt a szakasz egységugrás gerjesztés hatására a változó hőmérséklet miatt nem az alapjel értékére áll be (8. ábra).



9. ábra. Az egyes processzormag hőmérséklete

A harmadik szimulációban egy magas elvonatkoztatású x86 processzormodellben megvalósított hőmérséklet menedzsment algoritmus működését vizsgáltam. A megvalósított algoritmus 100 MHz-re csökkenti annak a processzormagnak az órajelfrekvenciáját, amelynek a hőmérséklete meghaladja a 80 °C-t (9. ábra).

IV. Tézis. *Az I. tézisben megfogalmazott absztrakt interfész általános jellegét felhasználva módszert dolgoztam ki digitális, valamint analóg és kevert-jelű (mixed-signal) áramkörök funkcionális-termikus együttes verifikációjára. Az új eljárással az áramkör viselkedésére ható hőmérsékletfüggő paraméterek is figyelembe vehetőek a verifikáció során, amelyhez az áramkör termikus környezetének modelljén túl a hagyományos funkcionális verifikáció során alkalmazott eszközök használhatóak [J2], [C6].*

4. Az eredmények gyakorlati alkalmazása

A kutatási eredményeken alapuló funkcionális-termikus szimulációs módszerrel a tervezési folyamat tetszőleges fázisában vizsgálható az integrált áramköri modell működésének hőmérsékletfüggése. A mechanikai terveken dolgozó gépészmérnökök és a modul funkcionalitását implementáló villamosmérnökök munkája összefügg, a két tartomány egymásra hatását érdemes egy szimulációs környezetben vizsgálni. Ez megkönnyítheti a funkcionális modellen és a termikus megoldáson dolgozó mérnökök munkájának összehangolását.

Az új verifikációs módszerrel olyan tervezési döntések támaszthatók alá, amelynek hatása van az áramkör termikus és funkcionális viselkedésére. Modern digitális integrált áramkörök esetén erre például a DTM és DVFS algoritmusok, és egyéb, a lapka hőmérsékletének mérésén alapuló, az áramkör működését befolyásoló szabályozó algoritmusok implementálásakor van szükség. Hagyományos tervezési folyamatban erre csak az áramköri szintű elektro-termikus szimulációval nyílik lehetőség.

Megjelent folyóiratcikkek

- [J1] *L. Jani* and A. Poppe. Multilevel logic and thermal co-simulation. *Microelectronics Reliability*, 67:46–53, 2016. DOI:10.1016/j.microrel.2016.08.019.
- [J2] *L. Jani* and A. Poppe. Framework for thermal-aware verification of digital and mixed signal systems. *Microelectronics Reliability*, 68:1–12, 2017. DOI:10.1016/j.microrel.2017.03.023.
- [J3] M. Németh, G. Takács, *L. Jani*, and A. Poppe. Compact modeling approach for microchannel cooling and its validation. *Microsystem Technologies*, 23:1–13, 2017. DOI:10.1007/s00542–017–3330–z.

Konferenciakiadványban megjelent előadás

- [C1] *L. Jani* and A. Poppe. Extension of SystemC with logi-thermal simulation capabilities. In *International Workshop on Thermal Investigations of ICs and Systems (THERMINIC)*, pages 1–4, Sept 2015. DOI:10.1109/THERMINIC.2015.7389604.
- [C2] Gy. Bognár, G. Takács, L. Pohl, *L. Jani*, A. Timár, P. Horváth, M. Németh, A. Poppe, and P.G. Szabó. Integrating Chip-level Microfluidics Cooling into System Level Design of Digital Circuits. In *IEEE Semiconductor Thermal Measurement and Management Symposium (SEMI-THERM)*, pages 77–87, March 2017. DOI: :10.1109/SEMI-THERM.2017.7896912.
- [C3] M. Németh, *L. Jani*, and A. Poppe. Compact modeling approach for microchannel cooling aimed at high-level thermal analysis of 3D packaged ICs. In *Symposium on Design, Test, Integration and Packaging of MEMS/MOEMS (DTIP)*, pages 182–187, May 2016. DOI:10.1109/DTIP.2016.7514865.
- [C4] *L. Jani* and A. Poppe. Improved method for logi-thermal simulation with temperature dependent signal delay. In *International Workshop on Thermal Investigations of ICs and Systems (THERMINIC)*, pages 302–306, Sept 2016. DOI:10.1109/THERMINIC.2016.7749071.
- [C5] *L. Jani* and A. Poppe. Adaptive co-simulation of functional-thermal behaviour of integrated circuits. In *International Workshop on Thermal Investigations of ICs and Systems (THERMINIC)*, pages 1–8, Sept 2017. DOI:10.1109/THERMINIC.2017.8233823.
- [C6] *L. Jani* and A. Poppe. Extending a Multi-Level Logi-Thermal Simulation Framework to a Mixed Signal Thermal Aware Simulation Environment Using SystemC-AMS. In *The Intersociety*

Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITHERM), pages 307–312, June 2017. DOI: :10.1109/ITHERM.2017.7992486.

Tézishez szorosan nem kapcsolódó közlemények

- [N1] *L. Jani* and *Z. Á. Mann*. Cache optimization for CPU-GPU heterogeneous processors. *American Journal of Algorithms and Computing*, 2(1):18–31, 2015. DOI:10.7726/ajac.2013.1001.
- [N2] *L. Jani* and *Z. Á. Mann*. Megosztott cache heterogén multiprocesszoros rendszerekben (1. rész). *ELEKTRONET*, XXIV(8):28–30, 2015.
- [N3] *L. Jani* and *Z. Á. Mann*. Megosztott cache heterogén multiprocesszoros rendszerekben (2. rész). *ELEKTRONET*, XXV(1):30–32, 2016.

Hivatkozások

- [1] V. Székely, A. Poppe, A. Páhi, A. Csendes, G. Hajas, and M. Rencz. Electro-thermal and logi-thermal simulation of VLSI designs. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 5(3):258–269, Sept 1997. DOI:10.1109/92.609868.
- [2] A. Timár. *Logi-termikus szimuláció sztenderd tervező rendszerekben*. PhD thesis, Budapesti Műszaki és Gazdaságtudományi Egyetem, 2013.
- [3] G. Nagy, P. Horváth, L. Pohl, and A. Poppe. Advancing the thermal stability of 3D ICs using logi-thermal simulation. *Microelectronics Journal*, 46(12, Part A):1114 – 1120, 2015. DOI:10.1016/j.mejo.2015.06.025.
- [4] T. Bouhadiba, M. Moy, F. Maraninchi, J. Cornet, L. Maillet-Contoz, and I. Materic. Co-simulation of Functional SystemC TLM Models with Power/Thermal Solvers. In *IEEE International Symposium on Parallel Distributed Processing, Workshops and Phd Forum*, pages 2176–2181, May 2013. DOI:10.1109/IPDPSW.2013.206.
- [5] S. Vinco, Y. Chen, F. Fummi, E. Macii, and M. Poncino. A Layered Methodology for the Simulation of Extra-Functional Properties in Smart Systems. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 36(10):1702–1715, Oct 2017. DOI:10.1109/TCAD.2017.2650980.
- [6] S. S. Kumar, A. Zjajo, and R. v. Leuken. Ctherm: An Integrated Framework for Thermal-Functional Co-simulation of Systems-on-Chip. In *23rd Euromicro International Conference on Parallel, Distributed, and Network-Based Processing*, pages 674–681, March 2015. DOI:10.1109/PDP.2015.56.
- [7] M. y. Hsieh. A scalable simulation framework for evaluating thermal management techniques and the lifetime reliability of multithreaded

- multicore systems. In *International Green Computing Conference and Workshops*, pages 1–6, July 2011. DOI:10.1109/IGCC.2011.6008574.
- [8] T. E. Carlson, W. Heirman, S. Eyerman, I. Hur, and L. Eeckhout. An Evaluation of High-Level Mechanistic Core Models. *ACM Transactions on Architecture and Code Optimization (TACO)*, 2014. DOI:10.1145/2629677.
- [9] L. Pohl. *Speciális félvezetőeszközök szimulációja szukcesszív hálózatredukciós módszerrel*. PhD thesis, Budapesti Műszaki és Gazdaságtudományi Egyetem, 2012.
- [10] A. Sridhar, A. Vincenzi, D. Atienza, and T. Brunschwiler. 3D-ICE: A compact thermal model for early-stage design of liquid-cooled ICs. *IEEE Transactions on Computers*, 63(10):2576–2589, 2014. DOI:10.1109/TC.2013.127.
- [11] W. Huang, M. R. Stan, K. Skadron, K. Sankaranarayanan, S. Ghosh, and S. Velusamy. Compact thermal modeling for temperature-aware design. In *Design Automation Conference (DAC)*, pages 878–883, July 2004. DOI:10.1145/996566.996800.
- [12] PARALUTION Labs. PARALUTION v1.1.0, 2016. URL: <http://www.paralution.com/>.
- [13] A. Bogliolo, L. Benini, and G. De Micheli. Regression-based RTL Power Modeling. *ACM Transactions on Design Automation of Electronic Systems*, 5(3):337–372, Jul 2000. DOI:10.1145/348019.348081.
- [14] V. Székely and A. Poppe. Nemlineáris tranziens szimuláció. In *Áramkör-szimuláció a PC-n*, chapter 2.4, pages 62–75. Computer-Books Kiadói Kft., Budapest, HU, 5th edition, 1995.