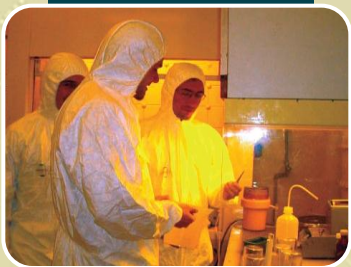


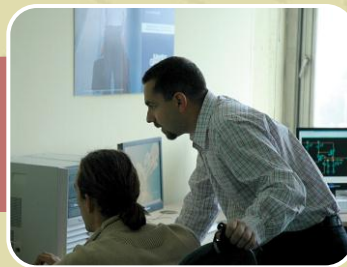
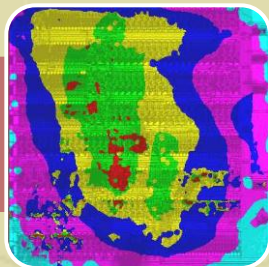
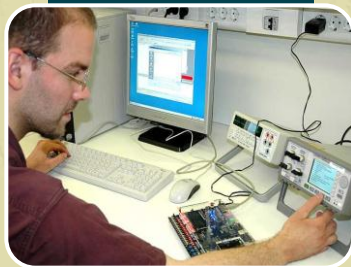
Budapesti Műszaki és
Gazdaságtudományi
Egyetem

Elektronikus Eszközök Tanszéke



Standard cellás tervezés

A tanszéken rendelkezésre álló CENSORED
technológia – bemutatás és esettanulmány



ebook
ready



Figyelmeztetés!

- ▶ Ez a bemutató a tervezőrendszer nélkül használhatatlan.
- ▶ Jogi okok miatt sem kapcsolási rajz, sem layout nem szerepelhet benne.
 - **Megérteni csak akkor lehet, ha a tervezőrendszerben a megfelelő cellák nézetét párhuzamosan megnyitjuk és együtt nézzük.**
 - A laborban az asztról elindítva a tervezőrendszert, a Library managert kell használni.
 - A standard cellák a CORELIB-ben találhatóak.
 - A kapcsolási rajzon található elemek tulajdonságait kijelölés után a q gyorsbillentyűvel lehet megtekinteni.

A standard könyvtár névkonvenciója

- ▶ Funkció, bemenetek száma, meghajtóképesség
- ▶ PI. NAND32
 - három bemenetű kétszeres meghajtóképességű NAND kapu.
 - A „0” a $0,5\times$ meghajtóképességet jelenti.
- ▶ Az alapinverter méretei (a továbbiakban minden W/L, μm -ben értve.)
 - nMOS titok!
 - pMOS titok! Meg kell nézni az INV1-et!
- ▶ A kapuk méretezése általában követi az elmondottakat...
 - Emlékeztetőül: a sorba kapcsolt tranzisztorok eredője ki kell, hogy adja az adott meghajtóképességű inverter tranzisztorának áramát, azaz n sorba kapcsolt tranzisztor esetén a méret $n\times$
 - PI. NAND32 méretei
 - pMOS tranzisztorok: az alapinverter pMOS tranzisztorának $2\times$
 - nMOS tranzisztorok: az alapinverter nMOS tranzisztorának $6\times$

A cella fizikai felépítése

- ▶ Rögzített távolság a táp és föld között
- ▶ A szélesség mindig egy egység egész számszorosa
 - A szélesség változik
 - A pontos méret titok 😊, de megnézhető a tervezőrendszerben
 - Belső huzalozás csak az 1. fémrétegen van.
 - Az n-zseb helye is rögzített...



A cellakönyvtár tartalma

► Inverterek

- Különböző meghajtóképességekkel
 - 0.5×, 1×, 2×, 3×, 4×, 6×, 8×, 10×, 12×, 15×
- Layout
 - „kis” inverter – ahogy a pálcikadiagramon rajzoltuk
 - INV2, INV3 – megjelenik az aktív zónában megtört gate (így a W/L arány nagyobb lesz.)
 - INV4 – párhuzamosan kapcsolt tranzisztorok (W/L összeadódik...)
- Bufferek
 - Két inverter egymás után.
 - A W/L arány 4× (a bemenet kapacitív terhelése kicsi legyen...)

Alapkapuk (NAND / NOR)

- ▶ Különböző bemenetszámban és meghajtóképességgel
 - 2 bemenet, max. 8×
 - 3 bemenet, max. 4×
 - 4 bemenet, max. 3×
- ▶ a cellaméret és a szubsztrát hatás korlátoz
- ▶ Layout
 - NAND20 – ahogy a pálcikadiagram...
 - NAND22 – az NMOS megvalósítás trükkös
 - NAND23 – áthúzás a POLY1-en (ez általában kerülendő, hiszen a poliSi ellenállása nagy... de valószínűleg muszáj volt...)
 - NAND24 – párhuzamos ágak: a nagyméretű tranzisztor két párhuzamos kisebb tranzisztorból van összerakva. A belső összeköttetés nem kell, nincs megvalósítva.
 - NAND33 – elfektetett kígyózó gate..., trükkös szubsztrát és zseb lekötés...

Komplex kapuk

▶ OAI – or-and-invert

- PI. OAI21 $Y = \overline{(A + B)C}$
- OAI22 $Y = \overline{(A + B)(C + D)}$
- OAI31 $Y = \overline{(A + B + C)D}$
- OAI211 $Y = \overline{(A + B)CD}$

▶ Layout

- OAI220 – mintha az előadásból lépett volna ki...
 - Egy aktív zóna + huzalozás
 - Talán a legjobb példa a pálcikadiagram használatára

▶ AOI – and-or-invert

- Hasonlóan, mint az OAI kapuk
- PI. AOI211 $Y = \overline{AB + C + D}$

Egyéb logikai áramkörök

▶ Invertáló és neminvertáló multiplexerek

- Órajel vezérelt inverter az alapja.
- Több bemenetűnél transzfer gate-ek
- Layout – IMUX2
 - A select inverzét helyben állítja elő
 - Trükkös a POLY1 huzalozás

▶ XOR / NXOR kapuk

- Komplex kapuból származnak
- Pl. kétbemenetű XOR kapu: AOI21 + NOR2
- $Y = \overline{AB + \overline{A + B}} = (\overline{A} + \overline{B})(A + B) = \overline{A}B + A\overline{B}$
- Layout:
 - XOR21 – jellegzetes
 - XOR41 – VISSZAFEJTÉS: HÁZI FELADAT 😊

Latchek

► D-latch

- Alapja a szokásos, transzfer kapuval megvalósított megoldás
- Az elején egy minimál inverterrel indul, hogy a meghajtás felé kapacitív bemenet legyen...
- Egy – egy erősítő inverter a kimeneteken.
- A engedélyezés invertálása belső
- Különböző változatok
 - Negált kimenettel, vagy anélkül
 - Clear/preset minden variációban.
 - Egy-egy NAND kapuval kiegészítve...



Flip-flop-ok

▶ D F/F

- Két D latch, master-slave elrendezésben.
- Reset, enable, preset verziókban
- Layout
 - Meglehetősen komplex...
 - Nagyon gyakran használt, ezért kell az igen kompakt layout.

▶ JK ill. T F/F

- A D tárolót egészítik ki egy-két komplex kapuval

A cellák használata - esettanulmány

- ▶ 6502 processzor mag, OpenCores-ról letöltve
 - Nem állítom, hogy reprezentatív a minta...
 - De egy processzor jellegű alkalmazást talán lefed...
- ▶ Logikai szintézis, RTL compiler, alapbeállításokkal.
- ▶ 1679 cella, kb. 0,14mm², 12088 db. tranzisztor

